



**EDUCACIÓN**  
SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO  
NACIONAL DE MÉXICO



Diplomado en  
Semiconductores

DIPLOMADO  
EN *SEMICONDUCTORES*

PLAN · SONORA



## EL TECNOLÓGICO NACIONAL DE MÉXICO

Con fundamento en el Artículo 3º, fracciones XVI y XXIX del Decreto que crea el Tecnológico Nacional de México publicado en el Diario Oficial de la Federación el 23 de julio del 2014 y el Manual de Organización General del Tecnológico Nacional de México, publicado el 20 de diciembre de 2018, el Tecnológico Nacional de México:

### CONVOCA

A estudiantado de licenciatura y posgrado, académicos, investigadores, profesionistas y público en general al a inscribirse al

## DIPLOMADO EN SEMICONDUCTORES

### Objetivo General

Desarrollar una conjunción de saberes para estudiantado y profesorado con interés en el área técnico-científica del estudio de Semiconductores, que contribuya al desarrollo de perfiles para la realización de actividades específicas e investigación aplicada en la cadena de valor de la industria estratégica asociada a los semiconductores en nuestro país para generar competitividad a nivel mundial.

### BASES

#### PRIMERA. Dirigida a

- A estudiantado de licenciatura y posgrado, académicos, investigadores, profesionistas y público en general con área de conocimientos afines.

#### SEGUNDA. Periodos

- Inscripción: 8 al 24 de mayo de 2023.
- Duración del diplomado: 120 horas.
- Modalidad: en línea.
- Inicio del diplomado: 29 de mayo de 2023.



## TERCERA. Contenido Temático

<p><b>MÓDULO 1</b> <b>FÍSICA DE SEMICONDUCTORES</b></p>	<ul style="list-style-type: none"> <li>1.1 Estructuras Cristalinas</li> <li>1.2 Materiales Semiconductores</li> <li>1.3 Bandas de energía y portadores de carga en semiconductores</li> <li>1.4 Materiales extrínsecos</li> <li>1.5 Síntesis y caracterización fisicoquímica de materiales semiconductores</li> </ul>
<p><b>MÓDULO 2</b> <b>TÉCNICAS DE DISEÑO DE CIRCUITOS INTEGRADOS DIGITALES</b></p>	<ul style="list-style-type: none"> <li>2.1 Tecnologías CMOS</li> <li>2.2 Estructuras básicas</li> <li>2.3 Circuitos Combinacionales</li> <li>2.4 Circuitos Secuenciales</li> <li>2.5 Herramientas CAD</li> <li>2.6 Aplicaciones</li> </ul>
<p><b>MÓDULO 3</b> <b>TÉCNICAS DE DISEÑO DE CIRCUITOS INTEGRADOS ANALÓGICOS</b></p>	<ul style="list-style-type: none"> <li>3.1 Región de operación de los transistores MOS</li> <li>3.2 Polarización</li> <li>3.3 Estructuras básicas</li> <li>3.4 Herramientas CAD</li> </ul>
<p><b>MÓDULO 4</b> <b>PROCESO DE FABRICACIÓN Y LAYOUT PARA CIRCUITOS INTEGRADOS</b></p>	<ul style="list-style-type: none"> <li>4.1 Proceso fotolitográfico</li> <li>4.2 Proceso de diseño del layout para CI</li> <li>4.3 Verificación</li> </ul>
<p><b>MÓDULO 5</b> <b>TECNOLOGÍAS EMERGENTES</b></p>	<ul style="list-style-type: none"> <li>5.1 Otros transistores</li> <li>5.2 Computación cuántica e Inteligencia Artificial</li> <li>5.3 Internet de las cosas (IoT) y Sistemas embebidos</li> <li>5.4 FPGA</li> <li>5.5 Diseño de PCB</li> <li>5.6 Paneles solares</li> </ul>



#### **CUARTA. De la inscripción**

Se llevará a cabo en línea a través del siguiente enlace a partir del 8 de mayo de 2023:

<https://foprode.aguascalientes.tecnm.mx/semiconductores.html>



#### **QUINTA. De los costos.**

Los diplomados se ofrecen de forma gratuita, llenando una carta compromiso, cuyo formato se les hará llegar al correo electrónico registrado en su inscripción.

Los aspectos no contemplados en el presente proceso serán resueltos por la **Secretaría de Extensión y Vinculación/Secretaría Académica de Investigación e Innovación** del TecNM. Para más información, contactar al correo [dip.semiconductores@tecnm.mx](mailto:dip.semiconductores@tecnm.mx)

Ciudad de México., a 07 de mayo del 2023.

**ATENTAMENTE**

**RAMÓN JIMÉNEZ LÓPEZ**

DIRECTOR GENERAL DEL TECNOLÓGICO NACIONAL DE MÉXICO



**EDUCACIÓN**  
SECRETARÍA DE EDUCACIÓN PÚBLICA



TECNOLÓGICO  
NACIONAL DE MÉXICO®



Diplomado en  
Semiconductores

**Informes:**  
**[dip.semiconductores@tecnm.mx](mailto:dip.semiconductores@tecnm.mx)**



P L A N · S O N O R A